

Patent Abstracts of Japan

PUBLICATION NUMBER : 04290585
PUBLICATION DATE : 15-10-92

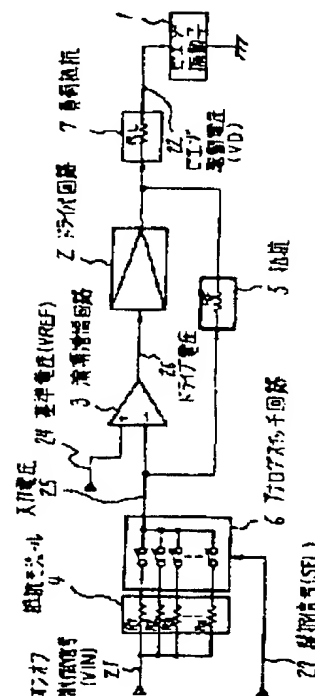
APPLICATION DATE : 18-03-91
APPLICATION NUMBER : 03052045

APPLICANT : NEC DATA TERMINAL LTD;

INVENTOR : MASUNAGA HIROYUKI;

INT.CL. : B06B 1/06 B41J 2/045 B41J 2/055

TITLE : PIEZO DRIVING CIRCUIT



ABSTRACT : PURPOSE: To allow the adjustment of the fluctuations in the characteristics of plural pieces of piezo vibrators by inputting an on-off signal for driving these vibrators to a resistance module, passing the signal through one resistance in the module assigned by a selection signal and impressing the voltage proportional to the difference between the voltage thereof and a reference voltage to the vibrators.

CONSTITUTION: A driver circuit 2 is connected via a load resistance 7 to the piezo vibrator 1. This circuit 2 is inputted with a drive voltage 26 proportional to the difference between the reference voltage 24 and the input voltage 25, generated by an operational amplifier circuit 3 and amplifies this voltage. The resistance module 4 is connected with plural pieces of the resistances in parallel and sends the on-off signal 21 via an analog switch circuit 6 as the input voltage 25 to the operational amplifier circuit 3. The analog switch circuit 6 is connected in series to the resistance module 4 and selects and connects one of the resistance assigned by the selection signal 27 from the resistance module 4. A feedback resistance 5 is connected between the operational amplifier circuit 3 and the driver circuit 2 to transmit a negative feedback signal.

COPYRIGHT: (C)1992,JPO&Japio

(19)

JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 04290585 A

(43) Date of publication of application: 15.10.92

(51) Int. Cl

B06B 1/06
B41J 2/045
B41J 2/055

(21) Application number: 03052045

(22) Date of filing: 18.03.91

(71) Applicant: NEC DATA TERMINAL LTD

(72) Inventor: MASUNAGA HIROYUKI

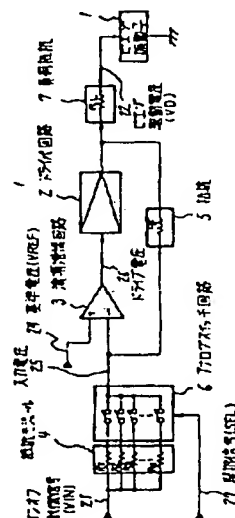
(54) PIEZO DRIVING CIRCUIT

(57) Abstract:

PURPOSE: To allow the adjustment of the fluctuations in the characteristics of plural pieces of piezo vibrators by inputting an on-off signal for driving these vibrators to a resistance module, passing the signal through one resistance in the module assigned by a selection signal and impressing the voltage proportional to the difference between the voltage thereof and a reference voltage to the vibrators.

CONSTITUTION: A driver circuit 2 is connected via a load resistance 7 to the piezo vibrator 1. This circuit 2 is inputted with a drive voltage 26 proportional to the difference between the reference voltage 24 and the input voltage 25, generated by an operational amplifier circuit 3 and amplifies this voltage. The resistance module 4 is connected with plural pieces of the resistances in parallel and sends the on-off signal 21 via an analog switch circuit 6 as the input voltage 25 to the operational amplifier circuit 3. The analog switch circuit 6 is connected in series to the resistance module 4 and selects and connects one of the resistance assigned by the selection signal 27 from the resistance module 4. A feedback resistance 5 is connected between the operational amplifier circuit 3 and the driver circuit 2 to transmit a negative feedback signal.

COPYRIGHT: (C)1992,JPO&Japio



特開平4-290585

(43) 公開日 平成4年(1992)10月15日

(51) Int.Cl.³

識別記号

庁内整理番号

F I

技術表示箇所

B 0 6 B 1/06

A 8525-5H

B 4 1 J 2/045

2/055

9012-2C

B 4 1 J 3/04

1 0 3 A

審査請求 未請求 請求項の数 1 (全 4 頁)

(21) 出願番号

特願平3-52045

(22) 出願日

平成3年(1991)3月18日

(71) 出願人 000232025

日本電気データ機器株式会社

東京都調布市上石原3丁目49番地1

(72) 発明者 増永 廣幸

東京都調布市上石原三丁目四九番地一日本

電気データ機器株式会社内

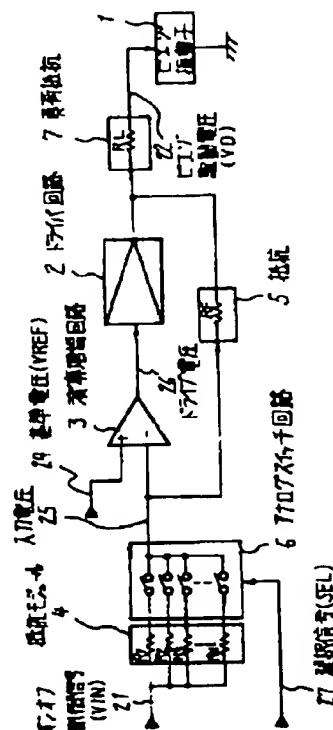
(74) 代理人 弁理士 内原 晋

(54) 【発明の名称】 ピエゾ駆動回路

(57) 【要約】

【構成】 複数個の抵抗を並列に接続した抵抗モジュールにピエゾ振動子の駆動のためのオンオフ制御信号を入力し、選択信号によってアナログスイッチ回路において抵抗モジュールの複数個の抵抗の中から一つの抵抗を選択し、その選択した抵抗を通過した信号を演算増幅回路において基準電圧と比較してそれらの差に比例した電圧をピエゾ振動子に印加する。

【効果】 ピエゾ振動子を複数個使用している場合に、個々のピエゾ振動子の特性のばらつきに対する調整が可能になる。



【特許請求の範囲】

【請求項1】 ピエゾ振動子に対して電気信号を印加するドライバ回路と、前記ピエゾ振動子と前記ドライバ回路との間に直列に接続した負荷抵抗と、前記ドライバ回路に直列に接続されて基準電圧と入力電圧との差に比例したドライブ電圧信号を発生する演算増幅回路と、複数個の抵抗を並列に接続して前記ピエゾ振動子の駆動のためのオンオフ制御用の信号を伝達する抵抗モジュールと、前記演算増幅回路の入力電圧端子と前記抵抗モジュールとの間に接続されて前記抵抗モジュールの複数個の抵抗の中から選択信号によって指定された一つの抵抗を選択するアナログスイッチ回路と、前記演算増幅回路の入力電圧端子と前記ドライバ回路の出力端子との間に直列に接続されて負帰還信号を伝達する帰還抵抗とを備えることを特徴とするピエゾ駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はピエゾ振動子を駆動するためのピエゾ駆動回路に関し、特にインクジェットプリンタ等で使用され、バイモルフ構造板に変形エネルギーを与えるピエゾ振動子の駆動電圧を任意に選択できるようにしたピエゾ駆動回路に関する。

【0002】

【従来の技術】 図3は従来のピエゾ駆動回路の一例を示す回路図、図4は図3の例の動作を示す波形図である。

【0003】 インクジェットプリンタ等で使用され、バイモルフ構造板に変形エネルギーを与えて駆動するピエゾ振動子のための従来のピエゾ駆動回路は、図3に示すように、ピエゾ振動子11に対して電気信号を印加するドライバ回路12と、ピエゾ振動子11とドライバ回路12との間に直列に接続した抵抗17と、ドライバ回路12に対してドライブ用の電圧・電流を供給し、電圧を変えることができる電源回路18と、ピエゾ振動子11を駆動するためのオンオフ制御信号をドライブ電圧信号に変換するレベル変換回路19とを備えて構成されている。

【0004】 上述のように構成したピエゾ駆動回路は、図4に示すように、ピエゾ振動子11を駆動しない通常の場合は、ピエゾ駆動電圧(VD)43およびドライブ電圧(VOU)42は、共に0ボルトになっている。また、ピエゾ駆動電流(ID)は0アンペアになっている。この状態でオンオフ制御信号(VIN)41をハイレベルからローレベルに変化させると、レベル変換回路19を経由してオンオフ制御信号(VIN)41を入力するドライバ回路12は、ドライブ電圧(VOU)42を0ボルトからVHボルトにステップ状に変化させる。抵抗17を経由してドライブ電圧(VOU)42を入力するピエゾ振動子11は、これによって駆動される。

【0005】 オンオフ制御信号(VIN)41をローレベルからハイレベルに変化させると、ドライバ回路12

は、ドライブ電圧(VOU)42をVHボルトから0ボルトにステップ状に変化させる。

【0006】 ピエゾ駆動回路は、オンオフ制御信号(VIN)41に従ってこのような動作を繰返してピエゾ振動子11を駆動する。

【0007】 各ピエゾ振動子11の特性のばらつきに対する調整や、ピエゾ振動子11の変形エネルギーの大きさの変更は、ピエゾ駆動電圧(VD)43の大きさを変える行っている。すなわち、電源回路18の電圧を調整することによって行っている。

【0008】

【発明が解決しようとする課題】 上述したように、従来のピエゾ駆動回路は、各ピエゾ振動子11の特性のばらつきに対する調整やピエゾ振動子11の変形エネルギーの大きさの変更を、電源回路18の電圧を調整することによって達成しているため、ピエゾ振動子を複数個使用している場合は、個々の調整ができないという欠点を有している。

【0009】

【課題を解決するための手段】 本発明のピエゾ駆動回路は、ピエゾ振動子に対して電気信号を印加するドライバ回路と、前記ピエゾ振動子と前記ドライバ回路との間に直列に接続した負荷抵抗と、前記ドライバ回路に直列に接続されて基準電圧と入力電圧との差に比例したドライブ電圧信号を発生する演算増幅回路と、複数個の抵抗を並列に接続して前記ピエゾ振動子の駆動のためのオンオフ制御用の信号を伝達する抵抗モジュールと、前記演算増幅回路の入力電圧端子と前記抵抗モジュールとの間に接続されて前記抵抗モジュールの複数個の抵抗の中から選択信号によって指定された一つの抵抗を選択するアナログスイッチ回路と、前記演算増幅回路の入力電圧端子と前記ドライバ回路の出力端子との間に直列に接続されて負帰還信号を伝達する帰還抵抗とを備えている。

【0010】

【実施例】 次に、本発明の実施例について図面を参照して説明する。

【0011】 図1は本発明の一実施例を示す回路図、図2は図1の実施例の動作を示す波形図である。

【0012】 図1において、ピエゾ振動子1は、厚み方向に電極が塗布され、電極間に電圧を印加すると機械的な歪を発生する。一方の電極は接地されており、他方の電極は、直列に接続した負荷抵抗7を介してドライバ回路2に接続されている。負荷抵抗7は、ピエゾ振動子1に流れる突入電流を抑制するための抵抗である。

【0013】 ドライバ回路2は、プッシュプル方式のドライバ回路であり、演算増幅回路3から入力したドライブ電圧26を増幅してピエゾ振動子1に印加する。

【0014】 演算増幅回路3は、基準電圧(VREF)24と入力電圧25との差に比例したドライブ電圧26を発生する。

3

【0015】抵抗モジュール4は、複数個の抵抗 $R_1 \sim R_N$ を並列に接続したものであり、オンオフ制御信号(VIN)21をアナログスイッチ回路6を介して入力電圧25として演算増幅回路3に伝達する。

【0016】アナログスイッチ回路6は、演算増幅回路3の入力電圧端子と抵抗モジュール4との間に直列に接続され、抵抗モジュール4の複数個の抵抗 $R_1 \sim R_N$ の中から選択信号(SEL)27によって指定された一つの抵抗を選択して接続する。

【0017】抵抗5は、演算増幅回路3の入力電圧端子とドライバ回路2の出力端子との間に直列に接続されて負帰還信号を伝達する帰還抵抗である。

【0018】次に、図2を参照して図1の実施例の動作について説明する。

【0019】ピエゾ振動子1を駆動しない通常の時、ピエゾ駆動電圧(VD)22は、図2に示すように、0ボルトになっている。このとき、オンオフ制御信号(VIN)21はハイレベルになっている。すなわち、(VIN ≥ VREF)となっている。

【0020】オンオフ制御信号(VIN)21がローレベルおよびハイレベルのときのピエゾ駆動電圧(VD)22は、基準電圧(VREF)24と、抵抗モジュール4の複数個の抵抗 $R_1 \sim R_N$ の中から選択信号(SEL)27によって指定された抵抗に対応する入力電圧25と、負帰還信号を伝達する抵抗(RF)5とによって、0ボルト～VHボルトの範囲内で以下のように決定される。このときの演算増幅回路3とドライバ回路2との利得は、十分に大きく設定されている。

【0021】すなわち、オンオフ制御信号(VIN)21がハイレベルのときは、ピエゾ駆動電圧(VD) = $-(VIN - VREF) \times RF / (R_1 \sim R_N)$ となる。VDは0ボルト～VHボルトの範囲内にあるため、常にVD = 0 となる。

【0022】オンオフ制御信号(VIN)21がローレベルのときは、ピエゾ駆動電圧(VD) = $(VREF - VIN) \times RF / (R_1 \sim R_N)$ となる。

【0023】すなわち、アナログスイッチ回路6が選択信号(SEL)27によって選択した抵抗モジュール4の抵抗 $R_1 \sim R_N$ の中の一つの抵抗の値によってピエゾ駆動電圧(VD)22の大きさが決定される。図2の参照符号22-1・22-2・22-3～22-Nに示したピエゾ駆動電圧(VD) $VH-1 \cdot VH-2 \cdot VH-3 \sim VH-N$ は、それぞれ抵抗モジュール4の抵抗R

1・R2・R3～RNが選択されたときの電圧値を示している。

【0024】

【発明の効果】以上説明したように、本発明のピエゾ駆動回路は、複数個の抵抗を並列に接続した抵抗モジュールにピエゾ振動子の駆動のためのオンオフ制御信号を入力し、選択信号によってアナログスイッチ回路において抵抗モジュールの複数個の抵抗の中から一つの抵抗を選択し、その選択した抵抗を通過した信号を演算増幅回路において基準電圧と比較してそれらの差に比例した電圧をピエゾ振動子に印加するようにすることにより、ピエゾ振動子を複数個使用している場合に、個々のピエゾ振動子の特性のばらつきに対する調整が可能になるという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例を示す回路図である。

【図2】図1の実施例の動作を示す波形図である。

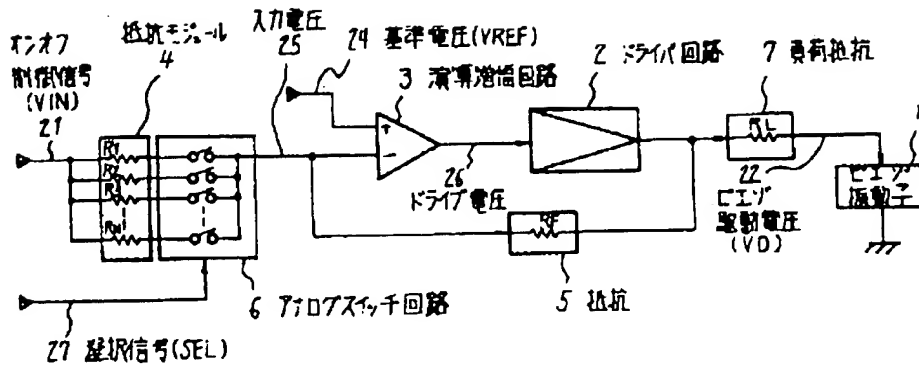
【図3】従来のピエゾ駆動回路の一例を示す回路図である。

【図4】図3の例の動作を示す波形図である。

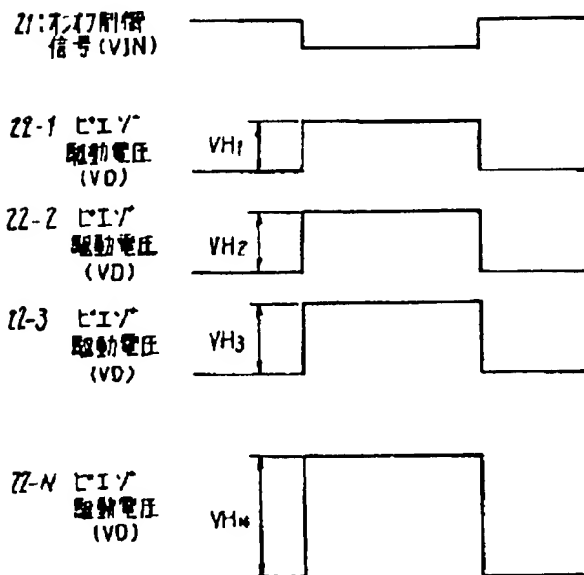
【符号の説明】

- | | |
|----|---------------|
| 1 | ピエゾ振動子 |
| 2 | ドライバ回路 |
| 3 | 演算増幅回路 |
| 4 | 抵抗モジュール |
| 5 | 抵抗 |
| 6 | アナログスイッチ回路 |
| 7 | 負荷抵抗 |
| 11 | ピエゾ振動子 |
| 12 | ドライバ回路 |
| 17 | 抵抗 |
| 18 | 電源回路 |
| 19 | レベル変換回路 |
| 21 | オンオフ制御信号(VIN) |
| 22 | ピエゾ駆動電圧(VD) |
| 24 | 基準電圧(VREF) |
| 25 | 入力電圧電圧 |
| 26 | ドライブ電圧 |
| 27 | 選択信号(SEL) |
| 41 | オンオフ制御信号(VIN) |
| 42 | ドライブ電圧(VOU) |
| 43 | ピエゾ駆動電圧(VD) |

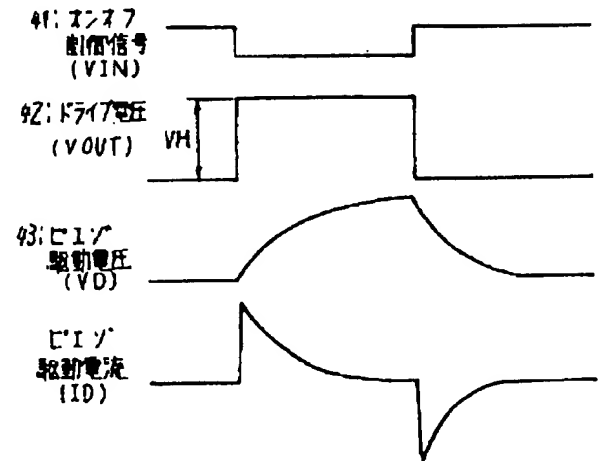
【図1】



【図2】



【図4】



【図3】

